

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-110582

(43)Date of publication of application : 20.04.2001

(51)Int.Cl.

H05B 41/24
H02M 7/538
H05B 41/392
// H05B 41/02

(21)Application number : 11-284000

(71)Applicant : MITSUBISHI ELECTRIC CORP
ADVANCED DISPLAY INC

(22)Date of filing : 05.10.1999

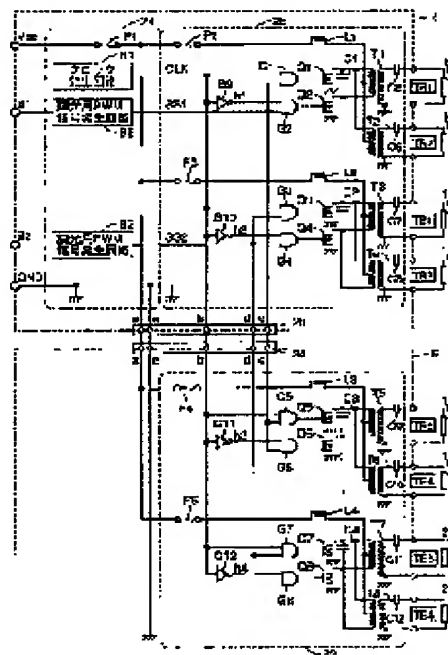
(72)Inventor : KAGEYAMA MASANORI
OURA HISAHARU

(54) BACKLIGHT UNIT AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display apparatus having simple structure, excellent safety and reliability, and suppressed noise, using plural cold cathode tubes, to response to area enlarging and brightness improving.

SOLUTION: The liquid crystal display apparatus contains a control circuit, a separately excited oscillation output circuit 26 corresponding to the cold cathode tubes 8-14, and an externally excited oscillation output circuit 32 corresponding to the cold cathode tubes 16-22. The control circuit contains the primary side power source, a clock generating circuit B1, and a light adjusting PWN signal generating circuit B2, B3. The control circuit 24 and the externally excited oscillation output circuit 26, are mounted on the main mounting board 4. The externally excited oscillation output circuit 32 is mounted on the sub-mounting board 6. The mounting board 4 and the mounting board 6 are connected by the primary side power source line, ground line, clock signal line, and light adjusting PWM signal line. By this procedure, high voltage wiring becomes unnecessary and excellent safety, reliability, and noise stability are practiced.



LEGAL STATUS

[Date of request for examination]

22.11.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

[0003] When a plurality of cold-cathode tubes are lit, the output from an inverter transformer is made plural in a convention self-excited inverter for cold-cathode tubes.

[0004] Fig. 3 shows a circuit diagram of a conventional example in which the output from an inverter transformer is made plural. Referring to Fig. 3, a mounting substrate 100 is provided with a power supply potential Vcc and a ground potential GND, and a plurality of cold-cathode tubes 102 and 104 are connected to the substrate 100.

[0005] The mounting substrate 100 includes: a coil L100, one end of which is connected to the power supply potential Vcc; a resistor R100, one end of which is connected to the other end of the coil L100; a transistor Q100 of which base is connected to the other end of the resistor R100; a transistor Q101 of which emitter is connected to the emitter of the transistor Q100; and a capacitor C100 connected between the collector of the transistor Q100 and the collector of the transistor Q101. Bothe emitters of the transistors Q100 and Q101 are coupled to the ground potential GND.

[0006] The mounting substrate 100 further includes an inverter transformer T100 and balanced capacitors C101 and C102, and one end of each of the capacitors is connected to one end of the secondary winding of the inverter transformer T100. The other end of the secondary winding of the inverter transformer T100 is coupled to the ground potential GND. The balanced capacitor C101 is connected to the cold-cathode tube 102, and the balanced capacitor C102 is connected to the cold-cathode tube 104, outside the mounting substrate.

[0007] Namely, the balanced capacitor C101 and the cold-cathode tube 102 connected in series and the balanced capacitor C102 and the cold-cathode tube 104 connected in series are connected in parallel between both ends of the secondary winding of the inverter transformer T100.

[0008] The inverter transformer T100 has a first winding and a second winding on the primary side thereof. A midpoint of the first winding is provided with the power supply potential Vcc via the coil L100. One end of the first winding is connected to the collector of the transistor Q100, and the other end of the first winding is connected to the collector of the transistor Q101. One end of the second winding on the primary side of the inverter transformer T100 is connected to the base of the transistor Q101, and the other end thereof is connected to the base of the transistor Q100.

[0009] The transistors Q100 and Q101, capacitor C100, resistor R100, and coil L100 along with the windings on the primary side constitutes a Royer oscillation circuit.

[0010] Fig. 4 shows an example in which separate substrates are used and in which the Royer oscillation circuit disposed on the primary side of the inverter transformer of the mounting substrate 100 shown in Fig. 3 is commonly used.

[0011] Referring to Fig. 4, the balanced capacitor C101 and the cold-cathode tube 102 are connected in series with each other between both ends of a secondary winding of the inverter transformer T100 on a mounting substrate 100a. Since the circuit mounted on another mounting substrate 100a is structured in the same manner as in the circuit mounted on the mounting substrate 100 shown in Fig. 3, the description thereof is omitted.

[0012] A separate substrate 100b includes an inverter transformer T101 and the balanced capacitor C102. A first coil alone is connected to the primary side of the inverter transformer T101, and this first coil is also connected to the primary side of the inverter transformer T100. One end, the other end, and the midpoint of the primary side of one inverter transformer are connected to those of the primary side of the other inverter transformer. The balanced capacitor C102 and the cold-cathode tube 104 are connected in series between both ends of the secondary winding of the inverter transformer T101, and the ground potential is supplied from the mounting substrate 1 to the other end of the secondary winding of the inverter transformer T101.

[0013] (Problems to be solved by the invention) In accordance with the conventional self-excited inverter substrate for cold-cathode tubes, in order to divide a mounting substrate to deal with various cold-cathode tube arrangement and a plurality of cold-cathode tubes, the following points are problematic.

[0014] In a system in which the output of the inverter transformer as shown in Fig. 3 is made plural, it is necessary to connect a plurality of balanced capacitors in parallel on the secondary output side of the transformer and to provide each of a plurality of cold-cathode tubes with high-voltage wiring.

[0015] In such system, high-voltage wiring from one transformer is required for each of a plurality of cold-cathode tubes. Generally, a voltage on the secondary side of the inverter transformer instantaneously reaches as high as 1000 V or more, and even in a steady state, a voltage as high as approximately 800 V is outputted.

[0016] In the case of a various cold-cathode tube arrangement, the length of high-voltage wiring varies and it is necessary to lengthen the length of wiring even at a high voltage, thereby decreasing safety and reliability. Further, in association with an increase in wiring floating capacitance and in leak current due to AC coupling with respect to a grounded conductor, the efficiency of the inverter is decreased. Namely, loss is caused when a high-frequency signal passes through wiring.

[0017] Further, since leak current is not balanced with respect to individual cold-cathode tubes, luminance cannot be balanced as a liquid crystal display device. Also, since only one transformer is used, a mounting substrate cannot be divided, and light from cold-cathode tubes cannot be individually controlled.

[0018] By commonly using the Royer oscillation circuit on the primary side as shown in Fig.

4, due to a plurality of transformers, an increase in leak current can be presented and a mounting substrate can be divided for simplifying the design of the structure of a liquid crystal display device.

[0019] However, a voltage of the Royer oscillation circuit on the primary side of the transformer becomes higher than the primary power supply potential due to coil components on the primary side of the transformer. If the primary power supply potential is about 10 V, a voltage of the Royer oscillation circuit becomes 40 to 50 V, which is a high voltage and frequency for a primary side.

[0020] Yet, wiring for transmitting a high-voltage and high-frequency oscillation signal of the Royer oscillation circuit is needed between substrates. Thus, a cause of noise is created, and a problem in terms of safety and reliability arises.

[0021] Further, since wiring for transmitting an oscillation signal of the Royer oscillation circuit to each transformer becomes long, a cause of oscillation failure is created. In this system, since the Royer oscillation circuit is also commonly used among a plurality of transformers, light from cold-cathode tubes cannot be individually controlled.

[0022] The present invention solves such problems, and it is an object of the present invention to provide a liquid crystal display that can improve safety and reliability, suppress noise, and realize low power consumption by preventing an increase in leak current in a case of a various cold-cathode tube arrangement and a plurality of cold-cathode tubes while it has a function of individual light control based on synchronization. Further, cost reduction can be achieved due to the simplification of structure design and the miniaturization/weight saving of the liquid display device.

[0023] (Means of solving the problems) The backlight unit in claim 1 is a backlight unit for lighting a plurality of cold-cathode tubes, and the plurality of cold-cathode tubes are divided into a plurality of groups. The backlight unit includes a control circuit that outputs a clock signal and a control signal upon receiving a first power supply voltage and a second power supply voltage having a higher voltage than the first power supply potential, a plurality of cold-cathode tube driving circuits that are installed for the plurality of groups, that drive the cold-cathode tubes in accordance with the clock signal and the control signal, and that generate a high-voltage pulse, and a plurality of mounting substrates installed for the plurality of cold-cathode tube driving circuits.

[0024] According to the backlight unit in claim 2, based on the structure of the backlight unit in claim 1, amplitudes of the control signal and the clock signal is below the electric potential difference between the first power supply potential and the second power supply potential, and an amplitude of the high-voltage pulse is greater than the electric potential difference between the first power supply voltage and the second power supply voltage.

[0025] According to the backlight unit in claim 3, in addition to the structure of the backlight

unit in claim 1, the plurality of mounting substrates include a first and a second mounting substrate, and the control circuit is mounted on the first mounting substrate. The backlight unit further includes a group of wires for transmitting the control signal and the clock signal from the first mounting substrate to the second mounting substrate.

[0026] According to the backlight unit in claim 4, in addition to the structure of the backlight unit in claim 1, each cold-cathode tube driving circuit includes a plurality of inverter transformers so that they correspond to a plurality of the cold-cathode tubes contained in the group to which they belong.

[0027] The liquid crystal display device in claim 5 includes a liquid crystal panel, a plurality of cold-cathode tubes used as backlights in the liquid crystal panel, and a control circuit that outputs a clock signal and a control signal upon receiving a first power supply voltage and a second power supply voltage that is higher than the first power supply voltage. The plurality of cold-cathode tubes are divided into a plurality of groups. The device further includes a plurality of cold-cathode tube driving circuits that are installed for the plurality of groups, that drive the cold-cathode tubes in accordance with the clock signal and the control signal, and that outputs a high-voltage pulse, and a plurality of mounting substrates installed for the plurality of cold-cathode tube driving circuits.

[0028] According to the liquid crystal display device in claim 6, based on the constitution of the liquid crystal display device in claim 5, amplitudes of the control signal and the clock signal is below the electric potential difference between the first power supply potential and the second power supply potential, and an amplitude of the high-voltage pulse is greater than the electric potential difference between the first power supply voltage and the second power supply voltage.

[0029] According to the liquid crystal display device in claim 7, in addition to the constitution of the liquid crystal display device in claim 5, the plurality of mounting substrates include a first and a second mounting substrate, and the control circuit is mounted on the first mounting substrate. The backlight unit further includes a group of wires for transmitting the control signal and the clock signal from the first mounting substrate to the second mounting substrate.

[0030] According to the liquid crystal display device in claim 8, in addition to the constitution of the liquid crystal display device in claim 5, each cold-cathode tube driving circuit includes a plurality of inverter transformers so that they correspond to a plurality of the cold-cathode tubes contained in the group to which they belong.

[0031] According to the liquid crystal display device in claim 9, in addition to the constitution of the liquid crystal display device in claim 5, the liquid crystal panel is in the shape of a quadrangle, and the plurality of mounting substrates include a first and a second mounting substrate. Among the plurality of cold-cathode tubes, a first cold-cathode tube arranged along a first edge of the quadrangle receives a high-voltage pulse from the first mounting

substrate, and a second cold-cathode tube arranged along a second edge of the quadrangle that is opposite to the first edge receives a high-voltage pulse from the second mounting substrate.

[0032] An embodiment of the present invention will be hereafter described in detail with reference to the drawings. Note that identical reference characters in the drawings denote identical or equivalent portions.

[0033] Fig. 1 schematically shows a plan view of a structure of a liquid crystal display device 1 according to an embodiment of the present invention.

[0034] Referring to Fig. 1, the liquid crystal display device 1 includes a liquid crystal panel 2, cold-cathode tubes 8 to 22 for illuminating the liquid crystal panel 2 from the edge directions of the panel 2, a mounting substrate 4 with which the cold-cathode tubes 8 to 14 are provided, and a mounting substrate 6 with which the cold-cathode tubes 16 to 18 are provided. The cold-cathode tubes 8 to 22, and the mounting substrates 4 and 6 are referred to as a “back light unit.” As an embodiment, Fig. 1 shows the back side of the liquid crystal panel mounted with the back light unit of the edge light system including a total of eight cold-cathode tubes, two cold-cathode tubes being disposed on each of the four sides.

[0035] The mounting substrate 4 includes a control circuit 24, a separately excited oscillation output circuit 26, and connectors 28 and 30. The separately excited oscillation output circuit 26 includes terminal pairs TB1, TB2, TR1, and TR2 for connecting cold-cathode tubes.

[0036] The mounting substrate 6 includes a separately excited oscillation output circuit 32 and a connector 34. The separately excited oscillation output circuit 32 includes terminal pairs TB3, TB4, TR3, and TR4 for connecting cold-cathode tubes.

[0037] The connector 30 is connected to a primary power supply or the like with approximately 10 to 12 V provided from the outside. The connectors 34 and 28 are connected via external wiring.

[0038] Fig. 2 shows a circuit diagram of a detailed structure of each of the mounting substrates 4 and 6 shown in Fig. 1. Referring to Fig. 2, the mounting substrate 4 includes the control circuit 24 and the separately excited oscillation output circuit 26.

[0039] The control circuit 24 includes a fuse F1 having one end thereof connected to the power supply potential Vcc, a clock generation circuit B1 that generates a clock signal CLK, a light-control PWM (Pulse Width Modulation) signal generation circuit B2 that generates a light-control PWM signal SS1 upon receiving a control signal S1 from the outside, and a light-control PWM signal generation circuit B3 that generates a light-control PWM signal SS2 upon receiving a control signal S2 from the outside.

[0040] While not shown, the clock generation circuit B1 receives an operating power supply current based on the power supply potential Vcc and the ground potential GND, and an amplitude of the clock signal CLK is not greater than the power supply potential Vcc. Similarly, while not shown, each of the light-control PWM signal generation circuits B2 and

B3 receives an operating power supply current based on the power supply potential Vcc and the ground potential GND, and amplitudes of the light-control PWM signals SS1 and SS2 are not greater than the power supply potential Vcc. Namely, the clock signal CLK and the light-control PWM signals SS1 and SS2 can be said to be so-called small signals.

[0041] The separately excited oscillation output circuit 26 includes a fuse F2 having one end connected to the other end of the fuse F1, a coil L1 connected to the other end of the fuse F2, an inverter gate G9 that inverts upon receiving the clock signal CLK and outputs a reversed-phase clock signal h1, an AND gate G1 that receives the clock signal CLK and the light-control PWM signal SS1, a field-effect transistor (FET) Q1 whose gate receives an output from the AND gate G1 and whose source and substrate are connected to ground, an AND gate G2 that receives the reversed-phase clock signal h1 and the light-control PWM signal SS1, and a field-effect transistor Q2 whose gate receives an output from the AND gate G2 and whose source and substrate are connected to ground.

[0042] The separately excited oscillation output circuit 26 further includes inverter transformers T1 and T2 that corresponds to the cold-cathode tubes 8 and 10, respectively, that are connected outside, a capacitor C1 connected between both ends of the primary winding of the inverter transformer T1, a balanced capacitor C5 connected in series with the cold-cathode tube 8 between both ends of the secondary winding of the inverter transformer T1, and a balanced capacitor C6 connected in series with the cold-cathode tube 10 between both ends of the secondary winding of the inverter transformer T2.

[0043] The power supply potential Vcc is supplied to each of the midpoints of the primary windings of the inverter transformers T1 and T2 via the coil L1 and the fuse F2. Both ends of the primary coil of the inverter transformer T2 are connected in parallel to the primary winding of the inverter transformer T1. The sides of the secondary windings of the inverter transformers T1 and T2 to which cold-cathode tubes are connected are coupled to the ground potential.

[0044] The separately excited oscillation output circuit 26 further includes a fuse F3 having one end connected to the other end of the fuse F1, a coil L2 connected to the other end of the fuse F3, an inverter gate G10 that inverts upon receiving the clock signal CLK and outputs a reversed-phase clock signal h2, an AND gate G3 that receives the clock signal CLK and the light-control PWM signal SS2, a field-effect transistor Q3 whose gate receives an output from the AND gate G3 and whose source and substrate are connected to ground, an AND gate G4 that receives the reversed-phase clock signal h2 and the light-control PWM signal SS2, and a field-effect transistor Q4 whose gate receives an output from the AND gate G4 and whose source and substrate are connected to ground.

[0045] The separately excited oscillation output circuit 26 further includes inverter transformers T3 and T4 that corresponds to the cold-cathode tubes 12 and 14, respectively,

that are connected outside, a capacitor C2 connected between both ends of the primary winding of the inverter transformer T3, a balanced capacitor C7 connected in series with the cold-cathode tube 12 between both ends of the secondary winding of the inverter transformer T3, and a balanced capacitor C8 connected in series with the cold-cathode tube 14 between both ends of the secondary winding of the inverter transformer T4.

[0046] The power supply potential Vcc is supplied to each of the midpoints of the primary windings of the inverter transformers T3 and T4 via a coil L2 and a fuse F3. Both ends of the primary coil of the inverter transformer T4 are connected in parallel to the primary winding of the inverter transformer T3. The sides of the secondary windings of the inverter transformers T3 and T4 to which cold-cathode tubes are connected are coupled to the ground potential.

[0047] The mounting substrate 4 further includes a connector 28 that includes terminals a to e. The power supply potential Vcc is supplied to the terminal a via the fuse F1. The terminal e is coupled to the ground potential. The clock signal CLK is outputted to the terminal b. Light-control PWM signals SS1 and SS2 are outputted from the terminal c and the terminal d, respectively.

[0048] The mounting substrate 6 includes the connector 34 and the separately excited oscillation output circuit 32. Terminals a to e of the connector 34 each are connected to the terminals a to e of the connector 28 via external wiring.

[0049] The separately excited oscillation output circuit 32 includes a fuse F4 having one end connected to the terminal a of the connector 34, a coil L3 connected to the other end of the fuse F4, an inverter gate G11 that receives the clock signal CLK via the terminal b of the connector 34 and that outputs a reversed-phase clock signal h3 via inversion, an AND gate G5 that receives the clock signal CLK and the light-control PWM signal SS1 via the terminals b and c of the connector 34, respectively, a field-effect transistor Q5 whose gate receives an output from the AND gate G5 and whose source and substrate are connected to ground, an AND gate G6 that receives the reversed-phase clock signal h3 and the light-control PWM signal SS1, and a transistor Q6 whose gate receives an output from the AND gate G6 and whose source and substrate are connected to ground.

[0050] The separately excited oscillation output circuit 32 further includes inverter transformers T5 and T6 that corresponds to the cold-cathode tubes 16 and 18, respectively, that are connected outside, a capacitor C3 connected between both ends of the primary winding of the inverter transformer T5, a balanced capacitor C9 connected in series with the cold-cathode tube 16 between both ends of the secondary winding of the inverter transformer T5, and a balanced capacitor C10 connected in series with the cold-cathode tube 18 between both ends of the secondary winding of the inverter transformer T6.

[0051] The power supply potential Vcc is supplied to each of the midpoints of the primary

windings of the inverter transformers T5 and T6 via the coil L3 and the fuse F4. Both ends of the primary coil of the inverter transformer T6 are connected in parallel to the primary winding of the inverter transformer T5. The sides of the secondary windings of the inverter transformers T5 and T6 to which cold-cathode tubes are connected are coupled to the ground potential.

[0052] The separately excited oscillation output circuit 32 further includes a fuse F5 having one end connected to the terminal a of the connector 34, a coil L4 connected to the other end of the fuse F5, an inverter gate G12 that receives the clock signal CLK via the terminal b of the connector 34 and that outputs a reversed-phase clock signal h4 via inversion, an AND gate G7 that receives the clock signal CLK and the light-control PWM signal SS2 via the terminals b and d of the connector 34, respectively, a field-effect transistor Q7 whose gate receives an output from the AND gate G7 and whose source and substrate are connected to ground, an AND gate G8 that receives the reversed-phase clock signal h4 and the light-control PWM signal SS2, and a transistor Q8 whose gate receives an output from the AND gate G8 and whose source and substrate are connected to ground.

[0053] The separately excited oscillation output circuit 32 further includes inverter transformers T7 and T8 that corresponds to the cold-cathode tubes 20 and 22, respectively, that are connected outside, a capacitor C4 connected between both ends of the primary winding of the inverter transformer T7, a balanced capacitor C11 connected in series with the cold-cathode tube 20 between both ends of the secondary winding of the inverter transformer T7, and a balanced capacitor C12 connected in series with the cold-cathode tube 22 between both ends of the secondary winding of the inverter transformer T8.

[0054] The power supply potential Vcc is supplied to each of the midpoints of the primary windings of the inverter transformers T7 and T8 via the coil L4 and the fuse F5. Both ends of the primary coil of the inverter transformer T8 are connected in parallel to the primary winding of the inverter transformer T7. The sides of the secondary windings of the inverter transformers T5 and T6 to which cold-cathode tubes are connected are coupled to the ground potential.

[0055] Next, a circuit operation of the mounting substrates 4 and 6 will be briefly described. The clock signal CLK that is generated by the clock generation circuit B1 and that determines an oscillation frequency of a separately excited inverter is transmitted to the AND gates G1 and G3, so as to push-pull drive the switching elements Q1 to Q4. The clock signal CLK is inverted by the inverter gates G9 and G10, and the reversed-phase clock signals h1 and h2 are transmitted to the AND gates G2 and G4.

[0056] While not shown, the clock generation circuit B1 receives an operating power supply current based on the power supply potential Vcc and the ground potential GND, and an amplitude of the clock signal CLK is not greater than the power supply potential Vcc.

Namely, the clock signal CLK can be said to be a so-called small signal.

[0057] In cases in which a single clock generation circuit B1 outputs an opposite phase, the inverter gates G9 and G10 can be omitted.

[0058] The PWM signals SS1 and SS2 that PWM-control the switching elements Q1 to Q4 and that control light from the cold-cathode tubes 8 to 14 are generated by the light-control PWM signal generation circuits B2 and B3. The light-control PWM signal SS1 is transmitted to the AND gates G1 and G2, and the light-control PWM signal SS2 is transmitted to the AND gates G3 and G4.

[0059] While not shown, the light-control PWM signal generation circuits B2 and B3 receive an operating power supply current based on the power supply potential Vcc and the ground potential GND, and amplitudes of the light-control PWM signals are not greater than the power supply potential Vcc. Namely, the light-control PWM signals SS1 and SS2 can be said to be a so-called small signal.

[0060] The power supply potential Vcc is connected to the midpoint of the inverter transformers T1 to T4 via the coil L1 or L2.

[0061] The clock signal CLK and the light-control PWM signal SS1 generated by the light-control PWM signal generation circuit B2 are inputted to the AND gate G1. The clock signal CLK, the reversed-phase clock signal h1, and the light-control PWM signal SS1 generated by the light-control PWM signal generation circuit B2 are inputted to the AND gate G2.

[0062] Thus, the switching elements Q1 and Q2 connected to the primary windings of the inverter transformers T1 and T2 are push-pull driven while the light-control PWM signal SS1 is H (high) level, whereby the cold-cathode tubes 8 and 10 are PWM-light-controlled.

[0063] The clock signal CLK and the light-control PWM signal SS2 generated by the light-control PWM signal generation circuit B3 are inputted to the AND gate G3. The clock signal CLK, the reversed-phase clock signal h2, and the light-control PWM signal SS2 generated by the light-control PWM signal generation circuit B3 are inputted to the AND gate G4.

[0064] Thus, the switching elements Q3 and Q4 connected to the primary windings of the inverter transformers T3 and T4 are push-pull driven while the light-control PWM signal SS2 is H (high) level, whereby the cold-cathode tubes 12 and 14 are PWM-light-controlled.

[0065] As described above, since the cold-cathode tubes 8 and 10 and the cold-cathode tubes 12 and 14 are operated in synchronization with a single clock signal CLK, individual cold-cathode tubes are operated in synchronization with each other, whereby flickering is prevented. Further, light from the cold-cathode tubes 8 and 10 and light from the cold-cathode tubes 12 and 14 are controlled by separate light-control PWM signals.

[0066] Since light from the cold-cathode tubes 8 and 10 are controlled by the light-control

PWM signal SS1, and light from the cold-cathode tubes 12 and 14 are controlled by the light-control PWM signal SS2, it is possible to control light independently. A plurality of these light-control PWM signal generation circuits may be provided depending on the number of cold-cathode tubes of which light is controlled. Alternatively, a plurality of these light-control PWM signal generation circuits may be prepared depending on the number of groups of cold-cathode tubes, each group consisting of several cold-cathode tubes. Further, when light from each cold-cathode tube does not need to be independently controlled, a single light-control PWM signal generation circuit is structured and connected to the input to each AND gate.

[0067] The separately excited oscillation output circuit 32 on the mounting substrate 6 operates in the same way as the separately excited oscillation output circuit 26 on the mounting substrate 4. The control circuit on the mounting substrate 4 transmits: the primary-side power supply potential Vcc; the ground potential GND; the clock signal CLK generated by the clock generation circuit B1; the light-control PWM signal SS1 generated by the light-control PWM signal generation circuit B2; and the light-control PWM signal SS2 generated by the light-control PWM signal generation circuit B3 to the separately excited oscillation output circuit 32 on the mounting substrate 6 via a connecting means such as a connector.

[0068] Thus, since the oscillating frequency of the separately excited oscillation output circuit 32 on the mounting substrate 6 is controlled by a single clock signal CLK of the same control circuit as that of the separately excited oscillation output circuit 26 on the mounting substrate 4, the cold-cathode tubes 1 to 8 each connected to the inverter transformers T1 to T8 on the mounting substrates 4 and 6 operate in synchronization with one another, thereby preventing flickering.

[0069] Further, light based on the inverter transformers T5 and T6 on the mounting substrate 6 is controlled by the light-control PWM signal SS1, and light based on the inverter transformers T7 and T8 is controlled by the light-control PWM signal SS2. Thus, light emitted from the cold-cathode tubes 8 and 10 connected to the mounting substrate 4 is controlled in the same way as light emitted from the cold-cathode tubes 16 and 18 connected to the mounting substrate 6, and light emitted from the cold-cathode tubes 12 and 14 connected to the mounting substrate 4 is controlled in the same way as light emitted from the cold-cathode tubes 20 and 22 connected to the mounting substrate 6.

[0070] Note that signals connecting between the mounting substrates 4 and 6 may include signals from a protection circuit or the like, as needed.

[0071] Again, referring to the backlight including two cold-cathode tubes disposed on each of the four sides shown in Fig. 1, a plurality of separately excited inverters are divided by mounting substrates, connecting them only via small signal lines and the primary-side power

supply potential. Thus, noise can be suppressed while improving safety and reliability.

[0072] At the same time, by adopting the backlight having such arrangement structure that the mounting substrate 4 is disposed near the cold-cathode tubes 8 to 14 and the mounting substrate 6 is disposed near the cold-cathode tubes 16 to 22, the length of wiring between the high-voltage side of the secondary wiring of each of the inverter transformers and the electrodes of each of the cold-cathode tubes can be minimized.

[0073] Since the length of wiring on the high-voltage wiring side can be minimized by dividing the mounting substrate in this way, low power consumption can be achieved due to reduction in wiring floating capacitance and leak current with respect to a grounded conductor, which improving safety and reliability.

[0074] Furthermore, by making the length of each of high-voltage output wiring equally short, imbalance in leak current with respect to individual cold-cathode tubes is reduced, thereby improving the luminance balance as a liquid crystal display device.

[0075] While the present invention has been specifically described based on an embodiment, it is possible to change the invention without departing from the scope of the invention. For example, while the mounting substrate is divided into two mounting substrates 1 and 2 in the present embodiment, three or more mounting substrates, such as mounting substrates 3, 4, and so on, may be used, using the primary-side power supply potential and small signal lines for connecting individual mounting substrates.

[0076] The control circuit 24 on the mounting substrate 4 and the mounting substrate of the separately excited oscillation output circuit 26 of the embodiment shown in Fig. 2 may be divided. By having the control circuit on a separate substrate, a plurality of separately excited oscillation output circuits mounted on separate substrates can use the same substrate.

[0077] Thus, since the mounting substrate can be easily divided, cost reduction can be achieved due to the simplification of structure design and the miniaturization/weight saving of the mounting substrate when a plurality of cold-cathode tubes are arranged in various ways associated with demands such as larger screen and higher luminance of a liquid crystal display device.

[0079] (effect of the invention) The backlight unit according to claim 1 or 2 can improve safety and reliability, suppress noise, and realize low power consumption by preventing an increase in leak current in a case of a various cold-cathode tube arrangement and a plurality of cold-cathode tubes.

[0080] In addition to the advantageous effects provided by the backlight unit according to claim 1, the backlight unit according to claim 3 can improve safety and reliability, suppress noise, and realize low power consumption by preventing an increase in leak current when a substrate is divided into two.

[0081] In addition to the advantageous effects provided by the backlight unit according to claim 1, the backlight unit according to claim 4 can adjust luminance or the like for each cold-cathode tube, since each cold-cathode tube is provided with an inverter transformer.

[0082] The liquid crystal display device according to claim 5 or 6 can improve safety and reliability, suppress noise, and realize low power consumption by preventing an increase in leak current in a case of a various cold-cathode tube arrangement and a plurality of cold-cathode tubes.

[0083] In addition to the advantageous effects provided by the liquid crystal display device according to claim 5, the liquid crystal display device according to claim 7 can improve safety and reliability, suppress noise, and realize low power consumption by preventing an increase in leak current when a substrate is divided into two.

[0084] In addition to the advantageous effects provided by the liquid crystal display device according to claim 5, the liquid crystal display device according to claim 8 can adjust luminance or the like for each cold-cathode tube, since each cold-cathode tube is provided with an inverter transformer.

[0085] In addition to the advantageous effects provided by the liquid crystal display device according to claim 5, the liquid crystal display device according to claim 9, since a substrate can be separately arranged for each of the two cold-cathode tubes installed along opposing edges that are arranged far from each other when a liquid crystal panel is rectangular, wiring to which a high-voltage pulse is applied can be shortened. Thus, since the length of high-voltage output wiring can be made equally short, unbalance in leak current with respect to individual cold-cathode tubes is reduced, whereby luminance balance as a liquid crystal display device is improved.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110582

(P2001-110582A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 5 B 41/24		H 0 5 B 41/24	B 3 K 0 7 2
			W 3 K 0 9 8
H 0 2 M 7/538		H 0 2 M 7/538	Z 5 H 0 0 7
H 0 5 B 41/392		H 0 5 B 41/392	G
			M

審査請求 未請求 請求項の数 9 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平11-284000

(22) 出願日 平成11年10月5日 (1999.10.5)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 595059056

株式会社アドバンスト・ディスプレイ

熊本県菊池郡西合志町御代志997番地

(72) 発明者 景山 正則

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外4名)

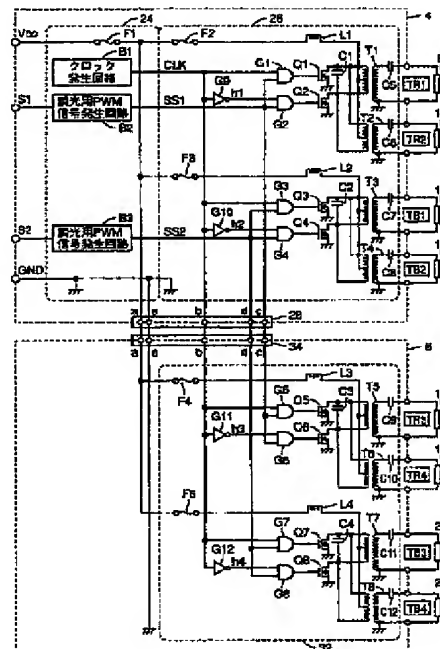
最終頁に続く

(54) 【発明の名称】 バックライトユニットおよびそれを用いた液晶表示装置

(57) 【要約】

【課題】 大画面化、高輝度化に伴い複数の冷陰極管を使用し、構造が簡易で、安全性、信頼性に優れ、ノイズ抑制がされた液晶表示装置を提供する。

【解決手段】 1次側電源、クロック発生回路B1、調光用PWM信号発生回路B2、B3を含む制御回路と冷陰極管8〜14に対応して設けられる他励発振出力回路26と、冷陰極管16〜22に対応して設けられる他励発振出力回路32とを含む。制御回路24と他励発振出力回路26とは主基板である実装基板4に実装される。一方、他励発振出力回路32は、副基板である実装基板6に実装される。実装基板4と実装基板6とは1次側電源線および接地線およびクロック信号、調光用PWM信号用の配線で接続されており、高電圧配線が不要で、安全性、信頼性およびノイズ安定性に優れる。



【特許請求の範囲】

【請求項 1】 複数の冷陰極管を点灯するためのバックライトユニットであって、前記複数の冷陰極管は、複数の群に分割され、第 1 の電源電位と前記第 1 の電源電位より高い第 2 の電源電位を受けてクロック信号と制御信号とを出力する制御回路と、前記複数の群にそれぞれ対応して設けられ、前記クロック信号および前記制御信号に応じて前記冷陰極管を駆動する高電圧パルスを発生する複数の冷陰極管駆動回路と、前記複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とを備える、バックライトユニット。

【請求項 2】 前記制御信号および前記クロック信号の振幅は、前記第 1 の電源電位と前記第 2 の電源電位との電位差以下であり、前記高電圧パルスの振幅は、前記第 1 の電源電位と前記第 2 の電源電位との電位差より大きい、請求項 1 に記載のバックライトユニット。

【請求項 3】 前記複数の実装基板は、第 1、第 2 の実装基板を含み、前記制御回路は、前記第 1 の実装基板に実装され、前記制御信号と前記クロック信号とを前記第 1 の実装基板から前記第 2 の実装基板へと伝達する配線群をさらに備える、請求項 1 に記載のバックライトユニット。

【請求項 4】 各前記冷陰極管駆動回路は、対応する前記群に含まれる前記複数の冷陰極管にそれぞれ対応する複数のインバータトランスを含む、請求項 1 に記載のバックライトユニット。

【請求項 5】 液晶パネルと、前記液晶パネルのバックライトに使用される複数の冷陰極管と、第 1 の電源電位と前記第 1 の電源電位より高い第 2 の電源電位を受けてクロック信号と制御信号とを出力する制御回路とを備え、前記複数の冷陰極管は、複数の群に分割され、前記複数の群にそれぞれ対応して設けられ、前記クロック信号および前記制御信号に応じて前記冷陰極管を駆動する高電圧パルスを発生する複数の冷陰極管駆動回路と、前記複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とをさらに備える、液晶表示装置。

【請求項 6】 前記制御信号および前記クロック信号の振幅は、前記第 1 の電源電位と前記第 2 の電源電位との電位差以下であり、前記高電圧パルスの振幅は、前記第 1 の電源電位と前記第 2 の電源電位との電位差より大きい、請求項 5 に記載の液晶表示装置。

【請求項 7】 前記複数の実装基板は、

第 1、第 2 の実装基板を含み、前記制御回路は、前記第 1 の実装基板に実装され、前記制御信号と前記クロック信号とを前記第 1 の実装基板から前記第 2 の実装基板へと伝達する配線群をさらに備える、請求項 5 に記載の液晶表示装置。

【請求項 8】 各前記冷陰極管駆動回路は、対応する前記群に含まれる前記複数の冷陰極管にそれぞれ対応する複数のインバータトランスを含む、請求項 5 に記載の液晶表示装置。

10 【請求項 9】 前記液晶パネルは四角形の形状を有し、前記複数の実装基板は、第 1、第 2 の実装基板を含み、前記複数の冷陰極管のうち前記四角形の第 1 の辺に対応して設けられる第 1 の冷陰極管は、前記第 1 の実装基板から前記高電圧パルスを受け、前記複数の冷陰極管のうち前記第 1 の辺に対向する前記四角形の第 2 の辺に対応して設けられる第 2 の冷陰極管は、前記第 2 の実装基板から前記高電圧パルスを受け、請求項 5 に記載の液晶表示装置。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に関し、より特定的には、複数の冷陰極管を点灯する液晶表示装置のバックライトユニットおよびそれを有した液晶表示装置に関する。

【0002】

30 【従来の技術】一般に、液晶表示装置には光源としてバックライトが用いられる。そして、液晶表示装置が大画面化、高輝度化を要求されるに伴い、複数の冷陰極管が必要になるとともに大画面化に伴いサイド型、直下型等多様な冷陰極管の配置を要求される。

【0003】複数の冷陰極管を点灯する場合、従来の冷陰極管用自励式インバータでは、インバータトランスの出力を複数にする方式がある。

【0004】図 3 は、インバータトランスの出力を複数にする従来例を示す回路図である。図 3 を参照して、実装基板 100 には、電源電位 V_{cc} と接地電位 GND が与えられ、複数の冷陰極管 102、104 が接続される。

40 【0005】実装基板 100 は、電源電位 V_{cc} に一方端が接続されるコイル L_{100} と、コイル L_{100} の他方端にその一方端が接続される抵抗 R_{100} と、抵抗 R_{100} の他方端にベースが接続されるトランジスタ Q_{100} と、トランジスタ Q_{100} のエミッタにそのエミッタが接続されるトランジスタ Q_{101} と、トランジスタ Q_{100} のコレクタとトランジスタ Q_{101} のコレクタの間に接続されるキャパシタ C_{100} とを含む。トランジスタ Q_{100} 、 Q_{101} のエミッタはともに接地電位 GND に結合される。

50 【0006】実装基板 100 は、さらに、インバータト

ランスT100とインバータトランスT100の2次側巻線の一方端にその一方端が接続されるバラストコンデンサC101、102を含む。インバータトランスT100の2次側巻線の他方端は接地電位GNDと結合され、実装基板外部ではバラストコンデンサC101には冷陰極管102が接続され、バラストコンデンサC102には冷陰極管104が接続される。

【0007】すなわち、インバータトランスT100の2次側巻線の両端間にバラストコンデンサC101と冷陰極管102とが直列に接続され、それらと並列にバラストコンデンサC102と冷陰極管104とが直列に接続される。

【0008】インバータトランスT100は、1次側に第1の巻線と第2の巻線とを有する。第1の巻線の中点にはコイルL100を介して電源電位Vccが与えられる。第1の巻線の一方端はトランジスタQ100のコレクタに接続され、第1の巻線の他方端はトランジスタQ101のコレクタに接続される。インバータトランスT100の1次側の第2の巻線の一方端はトランジスタQ101のベースに接続され、他方端はトランジスタQ100のベースに接続される。

【0009】トランジスタQ100、Q101、キャパシタC100、抵抗R100およびコイルL100は、インバータトランスの1次側の巻線とともにロイヤー発振回路を構成する。

【0010】図4は、図3に示した実装基板100のインバータトランスの1次側のロイヤー発振回路を共通化し、基板を分割した例である。

【0011】図4を参照して、実装基板100aは、インバータトランスT100の2次側巻線の両端間にはバラストコンデンサC101と冷陰極管102とが直列接続される。他の実装基板100aに実装される回路構成は、図3に示した実装基板100に実装される回路と同様であるので説明は繰返さない。

【0012】分割された実装基板100bは、インバータトランスT101とバラストコンデンサC102とを含む。インバータトランスT101の1次側には第1のコイルのみがあり、この第1のコイルはインバータトランスT100の1次側の第1のコイルとそれぞれ一方端、他方端および中点同士が接続される。インバータトランスT101の2次側巻線の両端間にはバラストコンデンサC102と冷陰極管104とが直列接続される。そして、インバータトランスT101の2次側巻線の他方端は、実装基板1から接地電位の供給を受ける。

【0013】

【発明が解決しようとする課題】従来の冷陰極管用自励式インバータ基板では、多様な冷陰極管配置かつ複数の冷陰極管に対し、実装基板の分割をするには次のような問題があった。

【0014】図3に示したようなインバータトランスの

出力を複数にする方式では、トランス2次側出力に複数のバラストコンデンサを並列に備え、複数の冷陰極管に対し各々高電圧配線をする必要がある。

【0015】この方式では、一つのトランスから複数の冷陰極管に各々高電圧配線を施す必要がある。一般に、インバータトランスの2次側の電圧は瞬間的には1000Vを超えるような高電圧になり、定常状態においてもおよそ800V程度の高電圧が出力されている。

【0016】多様な冷陰極管配置によっては高電圧配線の配線長が異なり、かつ高電圧にもかかわらず配線長を長くする必要があり、安全性・信頼性が低下する。また、配線浮遊容量や接地された導体に対するAC結合によるリーク電流の増加に伴いインバータの効率も低下する。つまり、高周波の信号が配線を通ずる際に損失が生じてしまう。

【0017】さらには、各々の冷陰極管に対するリーク電流のアンバランスが発生するため、液晶表示装置としての輝度バランスが取れない。なお、トランスが一つしかないため実装基板の分割ができないとともに各冷陰極管を独立に調光することができない。

【0018】1次側のロイヤー発振回路を共通に使用する図4に示したような構成にすれば、複数のトランスを備えているので、リーク電流の増加防止および液晶表示装置における構造設計の簡易化のための実装基板の分割が一応できる。

【0019】しかし、トランス1次側のロイヤー発振回路の電圧は、トランス一次側のコイル成分により一次電源電位より高電圧になる。一次電源電位が10V程度だとすると、ロイヤー発振回路の電圧は40～50Vになり、1次側とはいえ高い上に高周波である。

【0020】それにもかかわらず、高電圧、高周波であるロイヤー発振回路の発振信号を伝達する配線を基板間に設ける必要がある。そのため、ノイズ発生の原因になるとともに、安全性・信頼性が問題となる。

【0021】また、ロイヤー発振回路の発振信号を各々のトランスに伝達する配線が長くなり、発振不良の原因となる。なお、この方式もロイヤー発振回路が複数のトランスに対し共通であるため各冷陰極管を独立に調光することができない。

【0022】本発明は、このような課題を解決したものであり、多様な冷陰極管配置かつ複数の冷陰極管に対し、同期をとりながら独立に調光できる機能を有し、かつ、安全性・信頼性の向上、ノイズの抑制、リーク電流の増加防止に伴う低消費電力化を実現し、さらには、液晶表示装置における構造設計の簡易化かつ小型化・軽量化に伴うコスト低減が可能な液晶表示装置の提供を目的とする。

【0023】

【課題を解決するための手段】請求項1に記載のバックライトユニットは、複数の冷陰極管を点灯するためのバ

ックライトユニットであって、複数の冷陰極管は、複数の群に分割され、第1の電源電位と第1の電源電位より高い第2の電源電位を受けてクロック信号と制御信号とを出力する制御回路と、複数の群にそれぞれ対応して設けられ、クロック信号および制御信号に応じて冷陰極管を駆動する高電圧パルスを生ずる複数の冷陰極管駆動回路と、複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とを備える。

【0024】請求項2に記載のバックライトユニットは、請求項1に記載のバックライトユニットの構成において、制御信号およびクロック信号の振幅は、第1の電源電位と第2の電源電位との電位差以下であり、高電圧パルスの振幅は、第1の電源電位と第2の電源電位との電位差より大きい。

【0025】請求項3に記載のバックライトユニットは、請求項1に記載のバックライトユニットの構成に加えて、複数の実装基板は、第1、第2の実装基板を含み、制御回路は、第1の実装基板に実装され、制御信号とクロック信号とを第1の実装基板から第2の実装基板へと伝達する配線群をさらに備える。

【0026】請求項4に記載のバックライトユニットは、請求項1に記載のバックライトユニットの構成に加えて、各冷陰極管駆動回路は、対応する群に含まれる複数の冷陰極管にそれぞれ対応する複数のインバータトランスを含む。

【0027】請求項5に記載の液晶表示装置は、液晶パネルと、液晶パネルのバックライトに使用される複数の冷陰極管と、第1の電源電位と第1の電源電位より高い第2の電源電位を受けてクロック信号と制御信号とを出力する制御回路とを備え、複数の冷陰極管は、複数の群に分割され、複数の群にそれぞれ対応して設けられ、クロック信号および制御信号に応じて冷陰極管を駆動する高電圧パルスを生ずる複数の冷陰極管駆動回路と、複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とをさらに備える。

【0028】請求項6に記載の液晶表示装置は、請求項5に記載の液晶表示装置の構成において、制御信号およびクロック信号の振幅は、第1の電源電位と第2の電源電位との電位差以下であり、高電圧パルスの振幅は、第1の電源電位と第2の電源電位との電位差より大きい。

【0029】請求項7に記載の液晶表示装置は、請求項5に記載の液晶表示装置の構成に加えて、複数の実装基板は、第1、第2の実装基板を含み、制御回路は、第1の実装基板に実装され、制御信号とクロック信号とを第1の実装基板から第2の実装基板へと伝達する配線群をさらに備える。

【0030】請求項8に記載の液晶表示装置は、請求項5に記載の液晶表示装置の構成に加えて、各冷陰極管駆動回路は、対応する群に含まれる複数の冷陰極管にそれぞれ対応する複数のインバータトランスを含む。

【0031】請求項9に記載の液晶表示装置は、請求項5に記載の液晶表示装置の構成に加えて、液晶パネルは四角形の形状を有し、複数の実装基板は、第1、第2の実装基板を含み、複数の冷陰極管のうち四角形の第1の辺に対応して設けられる第1の冷陰極管は、第1の実装基板から高電圧パルスを受け、複数の冷陰極管のうち第1の辺に対向する四角形の第2の辺に対応して設けられる第2の冷陰極管は、第2の実装基板から高電圧パルスを受ける。

10 【0032】

【発明の実施の形態】以下において、本発明の実施の形態について図面を参照して詳しく説明する。なお、図中同一符号は同一または相当部分を示す。

【0033】図1は、本発明の実施の形態に係る液晶表示装置1の構成を概略的に示す平面構造図である。

【0034】図1を参照して、液晶パネル2と、液晶パネル2をエッジ方向から照らす冷陰極管8〜22と、冷陰極管8〜14に対応して設けられる実装基板4と、冷陰極管16〜18に対応して設けられる実装基板6とを含む。冷陰極管8〜22と実装基板4、6とはバックライトユニットと呼ばれる。図1では、実施例として、4

20 辺に冷陰極管を各2灯配置し、合計8灯の冷陰極管を備えたエッジライト方式のバックライトユニットを液晶パネルに装着し、裏面から見た状態を示している。

【0035】実装基板4は、制御回路24と、他励発振出力回路26と、コネクタ28、30を含む。他励発振出力回路26は、冷陰極管を接続するための端子対TB1、TB2、TR1、TR2を含む。

【0036】実装基板6は、他励発振出力回路32と、コネクタ34を含む。他励発振出力回路32は、冷陰極管を接続するための端子対TB3、TB4、TR3、TR4を含む。

【0037】コネクタ30には、外部から与えられる10〜12V程度の1次電源等が接続される。コネクタ34と28とは外部配線によって接続される。

【0038】図2は、図1に示した実装基板4、6の詳細な構成を示す回路図である。図2を参照して、実装基板4は、制御回路24と、他励発振出力回路26を含む。

40 【0039】制御回路24は、電源電位Vccに一端が結合されるヒューズF1と、クロック信号CLKを生ずるクロック発生回路B1と、外部から制御信号S1を受け応じて調光用PWM(Pulse Width Modulation)信号SS1を生ずる調光用PWM信号発生回路B2と、外部から制御信号S2を受け応じて調光用PWM信号SS2を生ずる調光用PWM信号発生回路B3とを含む。

50 【0040】図示していないが、クロック発生回路B1は、電源電位Vccと接地電位GNDから動作電源電流をうけ、クロック信号CLKの振幅は、電源電位Vcc

より大きくなることはない。同様に、図示していないが、調光用PWM信号発生回路B2、B3は、電源電位Vccと接地電位GNDから動作電源電流をうけ、調光用PWM信号SS1、SS2の振幅は、電源電位Vccより大きくなることはない。すなわち、クロック信号CLK、調光用PWM信号SS1、SS2はいわゆる小信号であるといえる。

【0041】他励発振出力回路26は、ヒューズF1の他方端にその一方端が接続されるヒューズF2と、ヒューズF2の他方端に接続されるコイルL1と、クロック信号CLKを受けて反転し逆相クロック信号h1を出力するインバータゲートG9と、クロック信号CLKと調光用PWM信号SS1とを受けるANDゲートG1と、ゲートにANDゲートG1の出力を受けソースおよびサブストレータが接地された電界効果形トランジスタ(FET)Q1と、逆相クロック信号h1および調光用PWM信号SS1を受けるANDゲートG2と、ANDゲートG2の出力をゲートに受けソースおよびサブストレータが接地された電界効果形トランジスタQ2とを含む。

【0042】他励発振出力回路26は、さらに、外部に接続される冷陰極管8、10にそれぞれ対応して設けられるインバータトランスT1、T2と、インバータトランスT1の1次側巻線の両端間に接続されるキャパシタC1と、インバータトランスT1の2次側巻線の両端間に冷陰極管8と直列に接続されるバラストコンデンサC5と、インバータトランスT2の2次側巻線の両端間に冷陰極管10と直列に接続されるバラストコンデンサC6とを含む。

【0043】インバータトランスT1、T2の1次側巻線の中点にはともにコイルL1、ヒューズF2を介して電源電位Vccが与えられる。また、インバータトランスT2の1次コイルの両端はインバータトランスT1の1次側巻線と並列に接続されている。インバータトランスT1、T2の2次側巻線の冷陰極管に接続される側は、接地電位に結合されている。

【0044】他励発振出力回路26は、さらに、ヒューズF1の他方端にその一方端が接続されるヒューズF3と、ヒューズF3の他方端に接続されるコイルL2と、クロック信号CLKを受けて反転し逆相クロック信号h2を出力するインバータゲートG10と、クロック信号CLKと調光用PWM信号SS2とを受けるANDゲートG3と、ゲートにANDゲートG3の出力を受けソースおよびサブストレータが接地された電界効果形トランジスタQ3と、逆相クロック信号h2および調光用PWM信号SS2を受けるANDゲートG4と、ANDゲートG4の出力をゲートに受けソースおよびサブストレータが接地された電界効果形トランジスタQ4とを含む。

【0045】他励発振出力回路26は、さらに、外部に接続される冷陰極管12、14にそれぞれ対応して設けられるインバータトランスT3、T4と、インバータト

ランスT3の1次側巻線の両端間に接続されるキャパシタC2と、インバータトランスT3の2次側巻線の両端間に冷陰極管12と直列に接続されるバラストコンデンサC7と、インバータトランスT4の2次側巻線の両端間に冷陰極管14と直列に接続されるバラストコンデンサC8とを含む。

【0046】インバータトランスT3、T4の1次側巻線の中点にはともにコイルL2、ヒューズF3を介して電源電位Vccが与えられる。また、インバータトランスT4の1次コイルの両端はインバータトランスT3の1次側巻線と並列に接続されている。インバータトランスT3、T4の2次側巻線の冷陰極管に接続される側は、接地電位に結合されている。

【0047】実装基板4は、コネクタ28をさらに含む。コネクタ28は、端子a～eを含む。端子aにはヒューズF1を介して電源電位Vccが与えられる。端子eは接地電位と結合されている。端子bはクロック信号CLKが出力される。端子c、端子dからはそれぞれ調光用PWM信号SS1、SS2が出力される。

【0048】実装基板6は、コネクタ34と他励発振出力回路32とを含む。コネクタ34の端子a～eはそれぞれコネクタ28の端子a～eと外部配線によって接続されている。

【0049】他励発振出力回路32は、コネクタ34のa端子に一方端が接続されるヒューズF4と、ヒューズF4の他方端に接続されるコイルL3と、クロック信号CLKをコネクタ34のb端子を介して受け、反転して逆相クロック信号h3を出力するインバータゲートG11と、クロック信号CLKと調光用PWM信号SS1とをそれぞれコネクタ34のb、c端子を介して受けるANDゲートG5と、ゲートにANDゲートG5の出力を受けソースおよびサブストレータが接地された電界効果形トランジスタQ5と、逆相クロック信号h3および調光用PWM信号SS1を受けるANDゲートG6と、ANDゲートG6の出力をゲートに受けソースおよびサブストレータが接地された電界効果形トランジスタQ6とを含む。

【0050】他励発振出力回路32は、さらに、外部に接続される冷陰極管16、18にそれぞれ対応して設けられるインバータトランスT5、T6と、インバータトランスT5の1次側巻線の両端間に接続されるキャパシタC3と、インバータトランスT5の2次側巻線の両端間に冷陰極管16と直列に接続されるバラストコンデンサC9と、インバータトランスT6の2次側巻線の両端間に冷陰極管18と直列に接続されるバラストコンデンサC10とを含む。

【0051】インバータトランスT5、T6の1次側巻線の中点にはともにコイルL3、ヒューズF4を介して電源電位Vccが与えられる。また、インバータトランスT6の1次コイルの両端はインバータトランスT5の

1次側巻線と並列に接続されている。インバータトランスT5、T6の2次側巻線の冷陰極管に接続される側は、接地電位に結合されている。

【0052】他励発振出力回路32は、さらに、コネクタ34のa端子に一方端が接続されるヒューズF5と、ヒューズF5の他方端に接続されるコイルL4と、クロック信号CLKをコネクタ34のb端子を介して受けて反転し逆相クロック信号h4を出力するインバータゲートG12と、クロック信号CLKと調光用PWM信号SS2とをそれぞれコネクタ34のb、d端子を介して受けるANDゲートG7と、ゲートにANDゲートG7の出力を受けソースおよびサブストレートが接地された電界効果形トランジスタQ7と、逆相クロック信号h4および調光用PWM信号SS2を受けるANDゲートG8と、ANDゲートG8の出力をゲートに受けソースおよびサブストレートが接地された電界効果形トランジスタQ8を含む。

【0053】他励発振出力回路32は、さらに、外部に接続される冷陰極管20、22にそれぞれ対応して設けられるインバータトランスT7、T8と、インバータトランスT7の1次側巻線の両端間に接続されるキャパシタC4と、インバータトランスT7の2次側巻線の両端間に冷陰極管20と直列に接続されるバラストコンデンサC11と、インバータトランスT8の2次側巻線の両端間に冷陰極管22と直列に接続されるバラストコンデンサC12を含む。

【0054】インバータトランスT7、T8の1次側巻線の中点にはともに電源電位VccがコイルL4、ヒューズF5を介して与えられる。また、インバータトランスT8の1次コイルの両端はインバータトランスT7の1次側巻線と並列に接続されている。インバータトランスT5、T6の2次側巻線の冷陰極管に接続される側は、接地電位に結合されている。

【0055】次に、実装基板4、6における回路動作について簡単に説明する。クロック発生回路B1により生成される他励式インバータの発振周波数を決定するクロック信号CLKは、スイッチング素子Q1～Q4をブッシュブル駆動するために、ANDゲートG1、G3へ送られる。また、クロック信号CLKは、インバータゲートG9、G10により反転され、反転クロック信号h1、h2がANDゲートG2、G4へ送られる。

【0056】図示していないが、クロック発生回路B1は、電源電位Vccと接地電位GNDから動作電源電流をうけ、クロック信号CLKの振幅は、電源電位Vccより大きくなることはない。すなわち、クロック信号CLKはいわゆる小信号であるといえる。

【0057】なお、単一クロック発生回路B1が逆位相出力を有する場合は、インバータゲートG9、G10を省略できる。

【0058】スイッチング素子Q1～Q4をPWM制御

し、冷陰極管8～14を調光制御するPWM信号SS1、SS2は、調光用PWM信号発生回路B2、B3により生成され、調光用PWM信号SS1は、ANDゲートG1、G2に送られ、調光用PWM信号SS2は、ANDゲートG3、G4へ送られる。

【0059】図示していないが、調光用PWM信号発生回路B2、B3は、電源電位Vccと接地電位GNDから動作電源電流をうけ、調光用PWM信号SS1、SS2の振幅は、電源電位Vccより大きくなることはない。すなわち、調光用PWM信号SS1、SS2はいわゆる小信号であるといえる。

【0060】電源電位Vccは、コイルL1、L2を介してインバータトランスT1～T4の中点へ接続される。

【0061】ANDゲートG1には、クロック信号CLKと、調光用PWM信号発生回路B2より生成される調光用PWM信号SS1が入力される。ANDゲートG2には、クロック信号CLKと逆相のクロック信号h1と、調光用PWM信号発生回路B2により生成される調光用PWM信号SS1が入力される。

【0062】そのため、調光用PWM信号SS1がH（ハイ）レベルの間、インバータトランスT1、T2の1次巻線に接続されるスイッチング素子Q1、Q2がブッシュブル駆動され、冷陰極管8、10はPWM調光される。

【0063】ANDゲートG3には、クロック信号CLKと、調光用PWM信号発生回路B3より生成される調光用PWM信号SS2が入力される。ANDゲートG4には、クロック信号CLKと逆相のクロック信号h2と、調光用PWM信号発生回路B3により生成される調光用PWM信号SS2が入力される。

【0064】そのため、調光用PWM信号SS2がH（ハイ）レベルの間、インバータトランスT3、T4の1次巻線に接続されるスイッチング素子Q3、Q4がブッシュブル駆動され、冷陰極管12、14はPWM調光される。

【0065】以上説明したように、冷陰極管8、10および冷陰極管12、14は、単一のクロック信号CLKに同期して動作するため、それぞれの冷陰極管も同期して動作しチラツキが防止される。また、冷陰極管8、10と冷陰極管12、14とは別々の調光用PWM信号により調光される。

【0066】冷陰極管8、10は、調光用PWM信号SS1で調光され、冷陰極管12、14は、調光用PWM信号SS2で調光されるため独立に調光することができる。この調光用PWM信号発生回路は、調光したい冷陰極管の数量に対応して複数個設けても良い。もしくはいくつかの冷陰極管を組合わせたグループの数に対応して、複数個用意しても良い。また各々の冷陰極管を独立に調光させる必要がない場合は、調光用PWM信号発生

回路を一つで構成し、各ANDゲートの入力に接続する。

【0067】実装基板6上の他励発振出力回路32は、実装基板4の他励発振出力回路26と同様の動作をする。この実装基板6の他励発振出力回路32へ、実装基板4の制御回路から、1次側電源電位Vcc、接地GND、クロック発生回路B1で生成されたクロック信号CLK、調光用PWM信号発生回路B2で生成された調光用PWM信号SS1、調光用PWM信号発生回路B3で生成された調光用PWM信号SS2がコネクタ等の接続手段を介して伝達される。

【0068】そのため、実装基板6の他励発振出力回路32は、実装基板4の他励発振出力回路26と同じ制御回路の単一のクロック信号CLKで発振周波数が制御されるため、実装基板4と実装基板6のインバータトランスT1～T8にそれぞれ接続された冷陰極管1～8は同期して動作しチラツキが防止される。

【0069】また、実装基板6のインバータトランスT5、T6は、調光用PWM信号SS1で調光され、インバータトランスT7、T8は、調光用PWM信号SS2で調光される。したがって、実装基板4に接続された冷陰極管8、10と実装基板6に接続された冷陰極管16、18とは同じ調光制御がされ、実装基板4に接続された冷陰極管12、14と実装基板6に接続された冷陰極管20、22とは同じ調光制御がされる。

【0070】なお、実装基板4、6間を接続する信号に保護回路等の信号があれば随時追加しても良い。

【0071】再び、図1を参照して、4辺に2灯ずつ配置された冷陰極管のバックライトに対し、複数の他励式インバータを小信号ラインと1次側電源電位のみの接続で実装基板を分割している。したがって、安全性・信頼性の向上を図りながらノイズの抑制ができる。

【0072】同時に、実装基板4を冷陰極管8～14に対し近接させ、実装基板6を冷陰極管16～22に対して近接させたバックライトユニットの構造配置にすることにより、インバータトランスの2次側巻線の高電圧配線側を各冷陰極管の電極に最短で配線することができる。

【0073】このように実装基板を分割し高電圧配線側を最短にすることができるので、安全性・信頼性の向上を図りながら、配線浮遊容量や接地された導体に対するリーク電流の低減による低消費電力化が実現できる。

【0074】また、出力の高電圧配線を同じ程度に短い配線長にすることで各々の冷陰極管に対するリーク電流のアンバランスが小さくなり液晶表示装置としての輝度バランスが改善される。

【0075】以上、本発明を実施例に基づき具体的に説明したが、その要旨を逸脱しない範囲で変更可能である。例えば、本実施の形態では実装基板を実装基板1、2と2枚に分割しているが、実装基板2を実装基板3、

4・・・と、3枚以上とし、各実装基板間を1次側電源電位、小信号ラインを接続した構成であっても良い。

【0076】また、実施例の図2に示す実装基板4の制御回路24と、他励発振出力回路26の実装基板を分割しても良い。制御回路基板を別にすることで、複数の別基板に実装された他励発振出力回路は同じ基板を使用することができる。

【0077】このように実装基板を容易に分割できるので、液晶表示装置における大画面、高輝度化に伴い複数の冷陰極管を多様な冷陰極管配置にする際に構造設計の簡易化と実装基板の小型化・軽量化に伴うコスト低減を図ることができる。

【0078】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0079】

【発明の効果】請求項1、2に記載のバックライトユニットは、多様な冷陰極管配置かつ複数の冷陰極管に対し、安全性・信頼性の向上、ノイズの抑制、リーク電流の増加防止に伴う低消費電力化を実現することができる。

【0080】請求項3に記載のバックライトユニットは、請求項1に記載のバックライトユニットの奏する効果に加えて、基板を2分割した場合に安全性・信頼性の向上、ノイズの抑制、リーク電流の増加防止に伴う低消費電力化を実現することができる。

【0081】請求項4に記載のバックライトユニットは、請求項1に記載のバックライトユニットの奏する効果に加え、1つの冷陰極管ごとにインバータトランスを設けるので、各冷陰極管ごとに明るさ等の調整ができる。

【0082】請求項5、6に記載の液晶表示装置は、多様な冷陰極管配置かつ複数の冷陰極管に対し、安全性・信頼性の向上、ノイズの抑制、リーク電流の増加防止に伴う低消費電力化を実現することができる。

【0083】請求項7に記載の液晶表示装置は、請求項5に記載の液晶表示装置の奏する効果に加えて、基板を2分割した場合に安全性・信頼性の向上、ノイズの抑制、リーク電流の増加防止に伴う低消費電力化を実現することができる。

【0084】請求項8に記載の液晶表示装置は、請求項5に記載の液晶表示装置の奏する効果に加え、1つの冷陰極管ごとにインバータトランスを設けるので、各冷陰極管ごとに明るさ等の調整ができる。

【0085】請求項9に記載の液晶表示装置は、請求項5に記載の液晶表示装置の奏する効果に加えて、液晶パネルが四角形の場合に、離れた配置となる対向する辺に

13

対応して設けられる2つの冷陰極管にそれぞれ対応して基板を分割配置できるので、高電圧パルスの印可される配線を短くすることができる。したがって、出力の高電圧配線を同じ程度に短い配線長にすることで各々の冷陰極管に対するリーク電流のアンバランスが小さくなり液晶表示装置としての輝度バランスが改善される。

【図面の簡単な説明】

【図1】 本発明の実施の形態に係る液晶表示装置1の構成を概略的に示す平面構造図である。

【図2】 図1に示した実装基板4、6の詳細な構成を示す回路図である。

【図3】 インバータトランスの出力を複数にする従来例を示す回路図である。

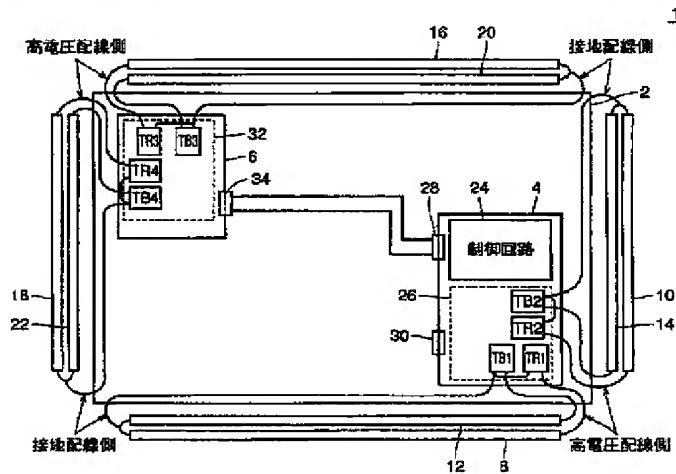
14

*【図4】 図3に示した実装基板100のインバータトランスの1次側のロイヤル発振回路を共通化し、基板を分割した例を示した回路図である。

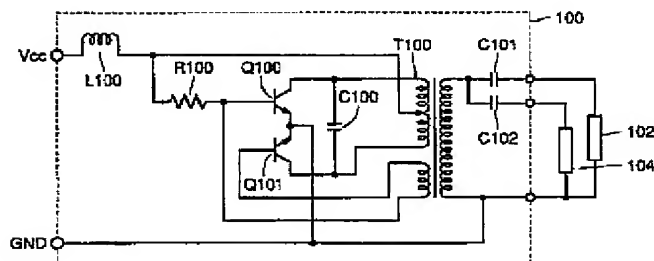
【符号の説明】

1 液晶表示装置、2 液晶パネル、8~22 冷陰極管、4、6 実装基板、24 制御回路、26、32 他励発振出力回路、28、30、34 コネクタ、B1 クロック発生回路、B2、B3 調光用PWM信号発生回路、F1~F5 ヒューズ、L1~L4 コイル、G9~G12 インバータゲート、G1~G8 ANDゲート、Q1~Q8 電界効果形トランジスタ、C1~C4 キャパシタ、T1~T8 インバータトランス、C5~C12 バラストコンデンサ。

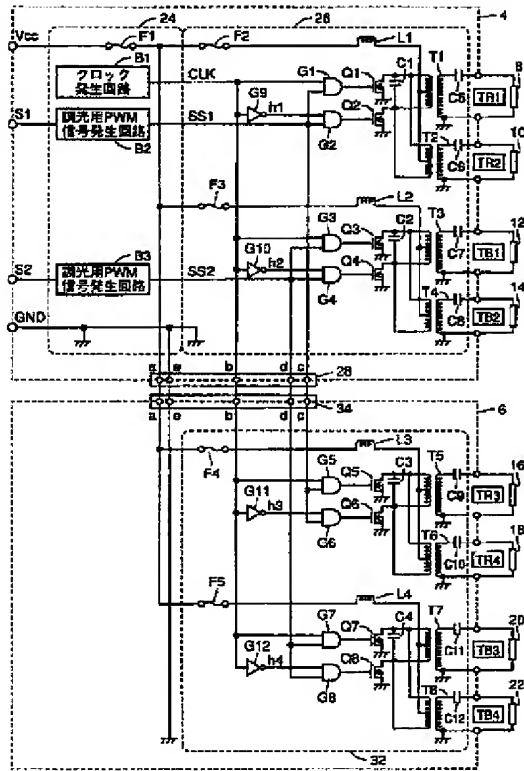
【図1】



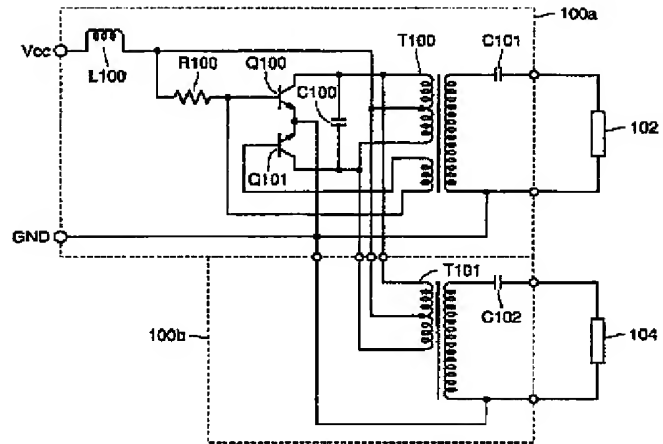
【図3】



【図2】



【図4】



フロントページの続き

(51)Int.Cl.⁷ 識別記号
// H 0 5 B 41/02

F I
H 0 5 B 41/02
テーマコード (参考)
Z

(72)発明者 大浦 久治
熊本県菊池郡西合志町御代志99番地 株
式会社アドバンス・ディスプレイ内

Fターム(参考) 3K072 AA01 AA19 AB02 BA03 BC03
BC07 GA02 GB14 GC04 HA10
HB03
3K098 CC07 CC41 CC56 CC57 DD01
DD22 DD37 DD45 EE14 EE31
5H007 AA00 BB03 CA02 CB01 CB04
CB06 CC32 EA02 HA04

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第1区分
【発行日】平成18年1月5日(2006.1.5)

【公開番号】特開2001-110582(P2001-110582A)
【公開日】平成13年4月20日(2001.4.20)
【出願番号】特願平11-284000
【国際特許分類】

【手続補正書】
【提出日】平成17年11月14日(2005.11.14)
【手続補正1】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】

【請求項1】 複数の冷陰極管を点灯するためのバックライトユニットであって、
前記複数の冷陰極管は、複数の群に分割され、
第1の電源電位と前記第1の電源電位より高い第2の電源電位を受けてクロック信号と制御信号とを出力する制御回路と、
前記複数の群にそれぞれ対応して設けられ、前記クロック信号および前記制御信号に応じて前記冷陰極管を駆動する高電圧パルスを発生する複数の冷陰極管駆動回路と、
前記複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とを備える、バックライトユニット。

【請求項2】 前記制御信号および前記クロック信号の振幅は、前記第1の電源電位と前記第2の電源電位との電位差以下であり、
前記高電圧パルスの振幅は、前記第1の電源電位と前記第2の電源電位との電位差より大きい、請求項1に記載のバックライトユニット。

【請求項3】 前記複数の実装基板は、
第1、第2の実装基板を含み、
前記制御回路は、前記第1の実装基板に実装され、
前記制御信号と前記クロック信号とを前記第1の実装基板から前記第2の実装基板へと伝達する配線群をさらに備える、請求項1に記載のバックライトユニット。

【請求項4】 各前記冷陰極管駆動回路は、
対応する前記群に含まれる前記複数の冷陰極管にそれぞれ対応する複数のインバートランスを含む、請求項1に記載のバックライトユニット。

【請求項5】 液晶パネルと、
前記液晶パネルのバックライトに使用される複数の冷陰極管と、

第1の電源電位と前記第1の電源電位より高い第2の電源電位を受けてクロック信号と制御信号とを出力する制御回路とを備え、

前記複数の冷陰極管は、複数の群に分割され、

前記複数の群にそれぞれ対応して設けられ、前記クロック信号および前記制御信号に応じて前記冷陰極管を駆動する高電圧パルスが発生する複数の冷陰極管駆動回路と、

前記複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とをさらに備える、液晶表示装置。

【請求項6】 前記制御信号および前記クロック信号の振幅は、前記第1の電源電位と前記第2の電源電位との電位差以下であり、

前記高電圧パルスの振幅は、前記第1の電源電位と前記第2の電源電位との電位差より大きい、請求項5に記載の液晶表示装置。

【請求項7】 前記複数の実装基板は、

第1、第2の実装基板を含み、

前記制御回路は、前記第1の実装基板に実装され、

前記制御信号と前記クロック信号とを前記第1の実装基板から前記第2の実装基板へと伝達する配線群をさらに備える、請求項5に記載の液晶表示装置。

【請求項8】 各前記冷陰極管駆動回路は、

対応する前記群に含まれる前記複数の冷陰極管にそれぞれ対応する複数のインバータトランスを含む、請求項5に記載の液晶表示装置。

【請求項9】 前記液晶パネルは四角形の形状を有し、

前記複数の実装基板は、

第1、第2の実装基板を含み、

前記複数の冷陰極管のうち前記四角形の第1の辺に対応して設けられる第1の冷陰極管は、前記第1の実装基板から前記高電圧パルスを受け、

前記複数の冷陰極管のうち前記第1の辺に対向する前記四角形の第2の辺に対応して設けられる第2の冷陰極管は、前記第2の実装基板から前記高電圧パルスを受ける、請求項5に記載の液晶表示装置。

【請求項10】 複数の冷陰極管を点灯するためのバックライトユニットであって、

前記複数の冷陰極管は、複数の群に分割され、

前記複数の群の冷陰極管にそれぞれ対応して設けられ、前記冷陰極管に対応するインバータトランスを駆動する複数の一次側駆動回路と、

前記トランスおよび複数の一次側駆動回路を実装する複数の実装基板とを備える、バックライトユニット。

【請求項11】 請求項10に記載のバックライトユニットを使用した液晶表示装置。

【請求項12】 複数の冷陰極管を点灯するためのバックライトユニットであって、

前記複数の冷陰極管は、複数の群に分割され、

前記複数の群にそれぞれ対応して設けられ、クロック信号および制御信号に応じて前記冷陰極管を駆動する高電圧パルスが発生する複数の冷陰極管駆動回路と、

前記クロック信号と制御信号とを前記駆動回路に出力する制御回路と、

前記複数の冷陰極管駆動回路にそれぞれ対応して設けられる複数の実装基板とを備える、バックライトユニット。

【請求項13】 請求項12に記載のバックライトユニットを使用した液晶表示装置。